

ВИКОРИСТАННЯ МОДЕЛЬНО-ОРІЄНТОВАНОГО ПРОЕКТУВАННЯ ДЛЯ ПРОГРАМНО-ВИЗНАЧУВАНИХ РАДІОСИСТЕМ

Кайденко М.М.

Науково-дослідний інститут телекомунікацій

КПІ імені Ігоря Сікорського, Україна, Київ

E-mail: kkk610@ukr.net

Using Model-Based Design for Software-Defined Radio

This article presents the advances in platforms and tools that allow developers to quickly simulate and prototype wireless systems while establishing and maintaining a deployable path to production.

Програмно-визначувана радіосистема (SDR - Software-Defined Radio) це система, яка використовує набір апаратних і програмних технологій, при цьому деякі, чи усі функції роботи радіосистеми на фізичному рівні реалізуються за допомогою програмного забезпечення. Програмне забезпечення може модифікуватись, або може бути вбудованим, яке працює на програмованих пристроях обробки сигналів. Ці пристрої можуть включати в себе програмовані користувачем логічні матриці (FPGA), цифрові сигнальні процесори (DSP), процесори загального призначення (GPP), програмовані системи на кристалі (SoC – FPGA+HPS) та інші спеціалізовані програмовані процесори. Використання цих технологій при побудові SDR дозволяє додавати нові безпроводові функції та можливості в існуючі радіосистеми без зміни апаратної платформи.

Задачі прототипування бездротових систем обговорюються протягом багатьох десятиліть, але тільки в останні роки з'явилася можливість повного циклу розробки на ПЕОМ - від створення моделі до завершення реалізації, що пов'язано з розвитком засобів програмно-орієнтованого моделювання Matlab/Simulink.

З появою технологій системи на кристалі (SoC - System-on-chip,) відкрилися нові можливості для розробки SDR шляхом модельно-орієнтованого проектування з використанням високорівневих програмних засобів проектування. Використання SoC, які поєднують в собі універсальність ARM процесора і потужність обробки FPGA, дозволяє компромісно розподіляти ресурси для реалізації високошвидкісних і низькошвидкісних процесів цифрової обробки сигналів, алгоритмів прийняття рішення і алгоритмів керування між процесорними ядрами і FPGA. Високошвидкісні задачі цифрової обробки, які потребують виконання у реальному часі, такі як модуляція, завадостійке кодування, синхронізація, оцінки стану каналу та інші виконуються на FPGA. Для задач декодування даних, візуалізації, моніторингу і діагностики, підтримки зовнішніх апаратних та програмних інтерфейсів використовуються процесорні ядра.

Процес створення радіосистеми з використання модельно-орієнтованого проектування показано на рис. 1.

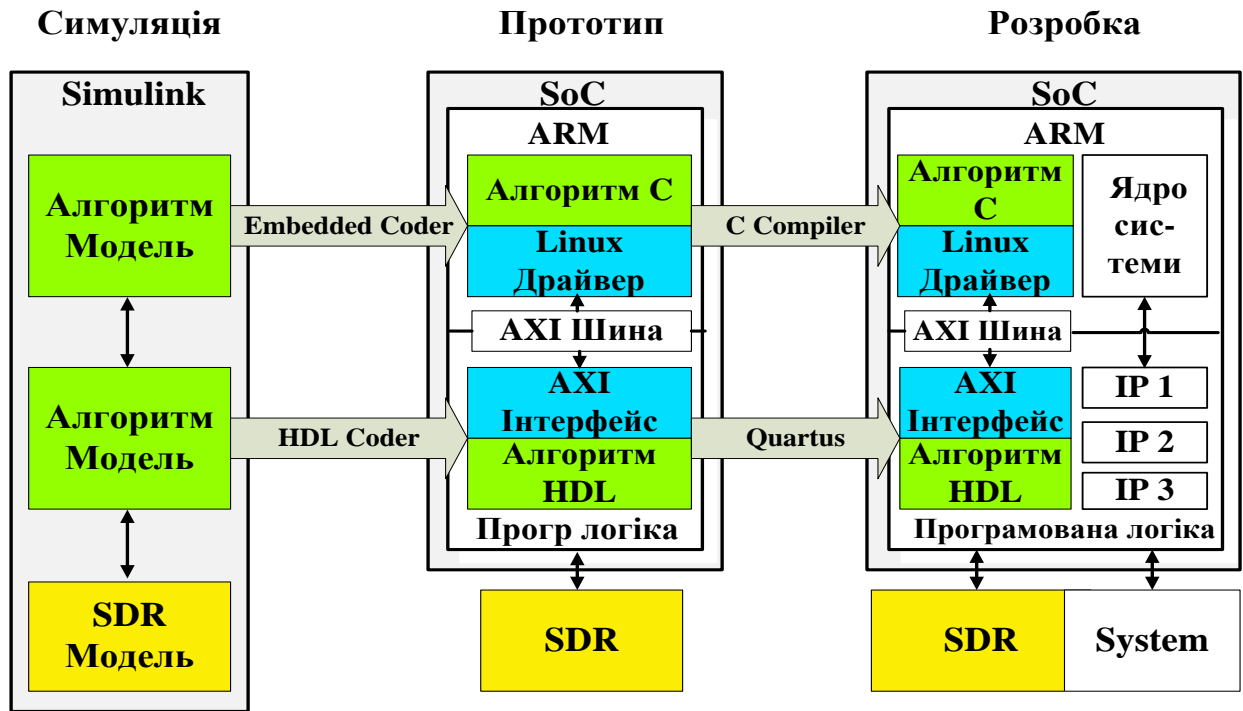


Рис. 1. Структура процесу створення програмно-визначуваної радіосистеми з використанням модельно-орієнтованого проектування.

Першим етапом є створення моделі радіосистеми в середовищі Matlab/Simulink, при цьому в моделі повинні бути присутні модулі, які відповідають за взаємодію з апаратною платформою (SDR модель) [1,2]. При створенні моделі враховується яка частина моделі (алгоритми) будуть реалізуватись на FPGA, а яка на ARM процесорах.

На другому етапі, після того, як модель відпрацьована, генерується HDL код на мові VHDL (Verilog) за допомогою HDL Coder та C код за допомогою Embedded Coder, які входять до пакету Matlab/Simulink. На цьому етапі здійснюється відладка з використанням апаратної платформи для прототипування SDR, яка складається з модуля SDR радіотрансивера та SoC модуля. Перевіряється ефективність розроблених алгоритмів та моделей, здійснюються всі необхідні налаштування, система вже є працюючою як під управлінням з боку Matlab/Simulink, так і автономно.

Останнім етапом є автоматична компіляція C коду з використанням gcc linux компілятора та компілятора VHDL (Verilog), який входить до складу пакету Quartus (для SoC Altera).

Процес створення радіосистеми з використанням модельно-орієнтованого проектування гарантує, що після того, як алгоритм системи SDR буде імплементований в кінцевий продукт, він буде повністю перевірений і випробуваний і забезпечить впевненість в надійності системи.

Процес створення радіосистеми був протестований та апробований з використанням модуля SDR трансивера HSMC ARRadio на базі AD9361 фірми Analog Devices [3], структура якого показана на рис. 2, та модуля SoCKit - the Development Kit for New SoC Device [4], в якому використовується SoC CycloneV фірми Altera, структура якого показана на рис.4

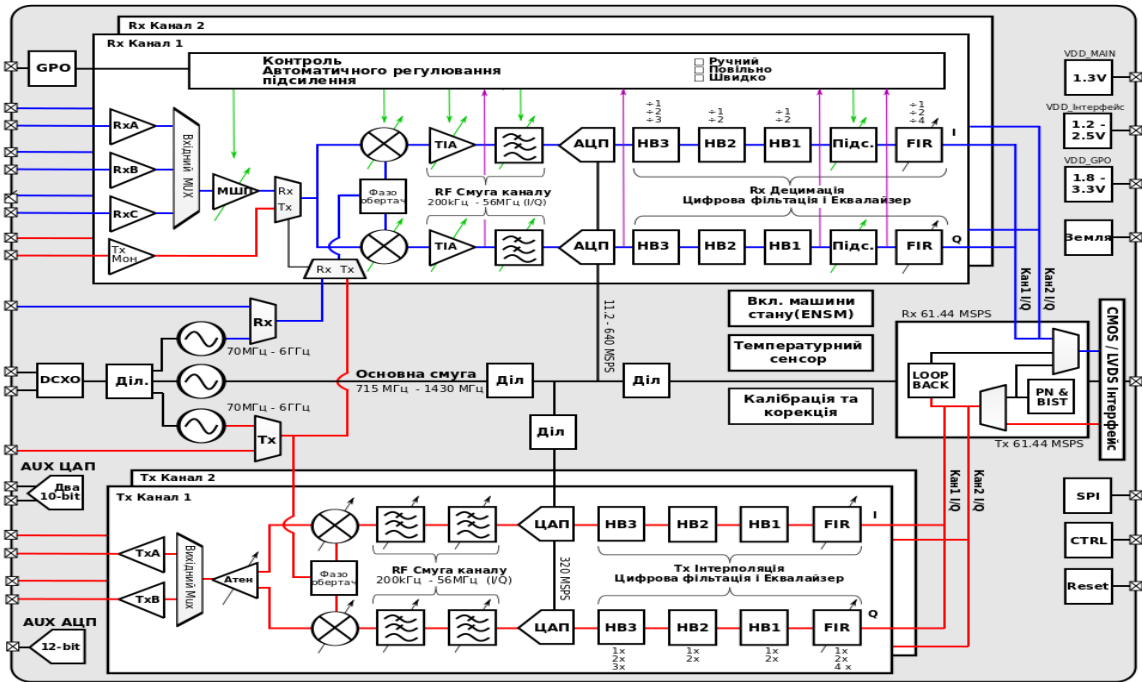


Рис. 2. Структура SDR трансивера AD9361.

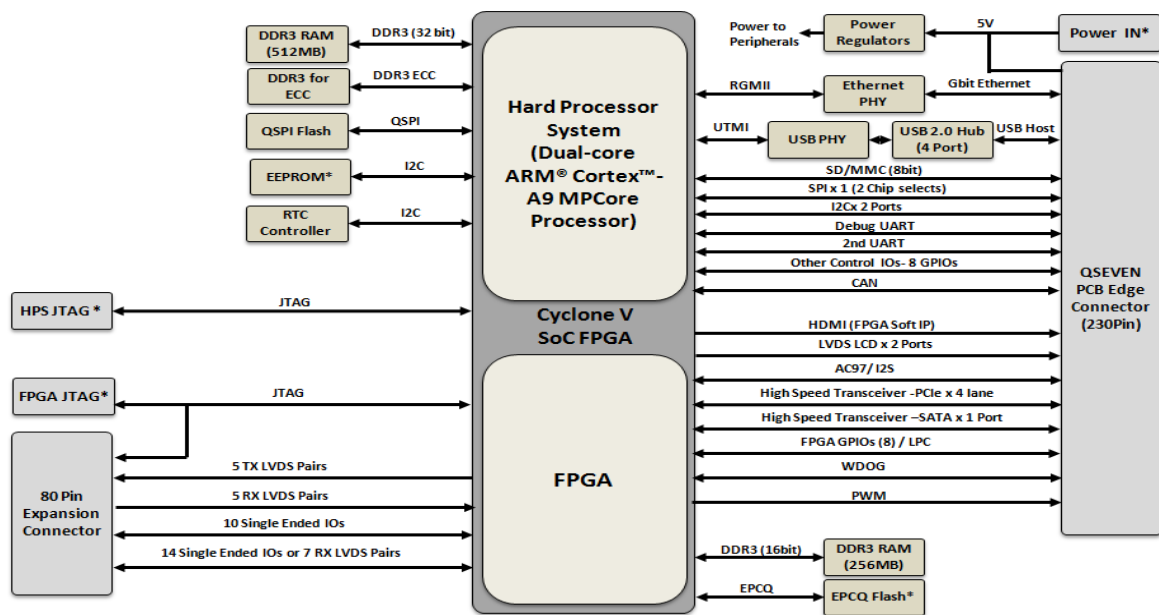


Рис. 3. Структура системи на кристалі SoC Cyclone V.

Література

1. IO System Object. Analog Devices Wiki. - Режим доступу: https://wiki.analog.com/resources/tools-software/linux-software/libiio/clients/matlab_simulink?s%5b%5d=libiio.
2. Кайденко Н.Н., Кайденко В.Н. «Программно-апаратне моделювання телекомунікаційних процесів і систем в MATLAB з використанням SDR і SOC технологій» // X Міжнародна науково-технічна конференція "Проблеми телекомунікацій" ПТ-2016: Збірник матеріалів конференції. К.: НТУУ "КПІ", 2016. - с. 250-253.
3. AD9361 RF Agile Transceiver - Режим доступу: <http://www.analog.com/en/products/rf-microwave/integrated-transceivers-transmitters-receivers/wideband-transceivers-ic/ad9361.html#product-overview>.
4. <http://www.terasic.com.tw/cgi-bin/page/archive.pl?Language=English&CategoryNo=167&No=816&PartNo=2>.