

ОСОБЛИВОСТІ ЗАСТОСУВАННЯ SYSTEM-ON-CHIP INTEL ТА XILINX ПРИ РОЗРОБЦІ SDR СИСТЕМ

Кайденко М.М., Роскошний Д.В.

Інститут телекомунікаційних систем

КПІ ім. Ігоря Сікорського, Україна

E-mail: kkb10@ukrl.net

Features of using system-on-chip Intel and Xilinx in the development of SDR systems

The advantages and importance of the use of SOC technologies in the development of modern SDR systems are considered. The analysis of the software for development from the leading manufacturers is carried out. The problems that arise during the transition to a hardware platform of another manufacturer are considered.

Програмно визначені радіосистеми (SDR) - це системи радіозв'язку, де компоненти, які традиційно впроваджуються в апаратне забезпечення (наприклад, змішувачі, фільтри, підсилювачі, модулятори / демодулятори, детектори тощо), замість цього реалізуються за допомогою програмного забезпечення на персональному комп'ютері або за допомогою вбудованих систем, в яких обчислювальні елементи побудовані на сучасних пристроях обробки сигналів, таких як процесори загального призначення (GPP), цифрові сигнальні процесори (DSP), програмовані логічні інтегральні схеми (FPGA), системи-на-кристалі (SoC) та ін.

На теперішній час розробка і застосування систем-на-кристалі є одним з найбільш перспективних напрямків у розробці електронної техніки.

У загальному випадку SoC є подальшим розвитком технології FPGA і являють собою інтегровані в одному кристалі процесорне ядро (ядра), блок програмованої логічної матриці FPGA, а також апаратно або програмно реалізовані модулі управління периферійними пристроями [1].

Використання SoC в програмно визначених радіосистемах надає розробникам та користувачам ряд істотних переваг, а саме:

- можливість застосовувати різні методи модуляції з використанням одного загального набору апаратних засобів;
- можливість змінювати функціональність пристрою лише змінюючи програмне забезпечення;
- можливість адаптивного вибору режиму роботи пристрою, що найкраще відповідає поточним умовам його експлуатації.
- виключення зі складу пристрою аналогового обладнання та зменшення його вартості, що призводить до спрощення радіосистеми та покращення її характеристик;
- можливість проведення досліджень без розробки нової апаратної платформи.

На сьогоднішній день основними виробниками апаратно-програмних засобів для розробки SoC є компанії Altera та Xilinx, які з недавнього часу є підрозділами компаній Intel та AMD відповідно.

Обидва виробники в спектрі своєї продукції для задоволення різних потреб ринку мають декілька класів SoC - від пристроїв найвищої щільності та продуктивності до найбільш економічно вигідних:

- Сімейства Stratix та Zynq Ultrascale+ MPSoC (EV) - високопродуктивні, найсучасніші пристрої.
- Сімейства Arria та Zynq Ultrascale+ MPSoC (CG) забезпечують оптимальну продуктивність та енергоефективність.
- Сімейства Cyclone та Zynq-7000 розроблені для створення малопотужних та економічно важливих проектів [2,3].

Порівняння програмних засобів для створення проектів на основі SoC від обох виробників наведено в таблиці 1 [4,5].

Таблиця 1. Порівняння програмних засобів.

Xilinx	Intel	Опис
Vivado HL System Edition • UltraScale • UltraScale+ • 7 Series	Intel Quartus Prime Pro Edition Intel Stratix 10, Intel Arria 10, Intel Cyclone 10 GX	Оптимізовано для підтримки найсучасніших SoC.
	Intel Quartus Prime Standard Edition for: • Stratix V • Arria series • Cyclone V, Cyclone 10 LP	Оптимізовано для підтримки попередніх поколінь SoC
Vivado HL WebPACK Edition	Intel Quartus Prime Lite Edition	Безкоштовна версія ПЗ з обмеженою підтримкою кристалів та IP
SDAccel Environment Деякі UltraScale та 7 Series пристрої.	Intel FPGA SDK for OpenCL™ Intel Stratix 10, Intel Arria 10, Cyclone V SoC	Середа розробки для OpenCL
SDSoC Environment	Intel SoC FPGA Embedded Development Suite	Комплексний засіб розробки ПЗ для вбудованих систем
Software Development Kit	Nios® II Embedded Design Suite (EDS)	Комплексний засіб розробки та відлагодження ПЗ для SoC
System Generator for DSP	DSP Builder for Intel FPGAs	Засіб розробки для систем ЦОС
Vivado High-Level Synthesis	Intel HLS Compiler	Засіб розробки для High-Level synthesis

Отже, обидві компанії надають своїм користувачам широкий спектр функціонально схожих засобів для розробки своїх проектів. Але, традиційно, існують відмінності між цими засобами. Так, програмні засоби від Intel мають

більш сприятливий інтерфейс користувача та достатньо простий механізм створення та інтеграції апаратно-програмних блоків (IP core).

В той же час Xilinx відома якістю технічної підтримки користувачів, оскільки володіє більш широкою «базою знань» та найбільш повними рекомендаціями по застосуванню апаратно-програмних блоків в своїх пристроях.

Досить часто перед розробниками в силу різних обставин повстає завдання переходу на апаратну платформу іншого виробника. Зазвичай, більших зусиль потребує перехід з платформи Xilinx на платформу Intel. Кількість зусиль і час, необхідний для переходу, залежать від складності дизайну.

SoC-модулі містять в своєму складі блок системи обробки (PS) і блок програмованої логіки (PL). Ці два блоки повинні бути сконфігуровані та налаштовані на створення робочої системи, на якій запускається програмне забезпечення [6,7].

Конфігурація PS включає ідентифікацію периферійних пристроїв та налаштування окремих компонентів у системі. Визначення периферії для переходу відносно просто. Потрібно визначити периферійні пристрої, які є частиною поточного дизайну, а потім зіставити їх із тими, що підтримуються новою апаратною платформою.

Особливої уваги потребує визначення способу підключення периферії. Зазвичай використовуються порти між PS та PL (HPS та FPGA для Intel), які є подібними, але мають відмінності. Для Xilinx використовують порти AXI загального призначення, високопродуктивні AXI порти, порт ACP, тощо. Для Intel існує інтерфейс FPGA-to-SDRAM, FPGA-to-HPS bridge, HPS-to-FPGA bridge та lightweight HPS-to-FPGA Bridge.

Також слід звернути увагу на відмінності інтерфейсних сигналів (полярність, часові характеристики, тощо).

При перенесенні частини проекту, що має бути розташована в FPGA, синтезований код HDL, повинен бути сумісним із засобами проектування без змін.

Література

1. Kaidenko M.M., Roskoshnyi D.V. (2019) Software Defined Radio in Communications. In: Pchenko M., Uryvsky L., Globa L. (eds) Advances in Information and Communication Technologies. UKRMICO 2018. Lecture Notes in Electrical Engineering, vol 560. Springer, Cham DOI https://doi.org/10.1007/978-3-030-16770-7_11 Print ISBN 978-3-030-16769-1.
2. <https://www.xilinx.com/products/silicon-devices/soc.html>.
3. <https://www.intel.ru/content/www/ru/ru/products/programmable/soc.html>.
4. https://www.xilinx.com/support/documentation/sw_manuals/xilinx2019_2/ug898-vivado-embedded-design.pdf.
5. https://www.intel.com/content/dam/www/programmable/us/en/pdfs/literature/ug/ug_soc_eds.pdf.
6. https://www.xilinx.com/support/documentation/sw_manuals/ug1192-xilinx-design-for-intel.pdf.
7. <https://www.intel.com/content/dam/www/programmable/us/en/pdfs/literature/an/an307.pdf>.